

#14

FEDERAL REPUBLIC
OF GERMANY



GERMAN PATENT
AND TRADEMARK
OFFICE

12. UNEXAMINED PATENT APPLICATION

11. DE 197 18 420 A1

51. Int. Cl.⁶:

G 08 C 17/04

H 01 L 27/092

H 04 L 25/06

H 04 L 25/20

// H03K 19/18

21. Case No.: 197 18 420.0

22. Application date: April 30, 1997

43. Date application published: November 12, 1998

71. Applicant:

Siemens AG, 80333 Munich, DE

72. Inventor:

Munz, Dieter, Dipl.-Ing. (FH), 91315 Höchstadt,
DE;

56. Prior art documents cited:

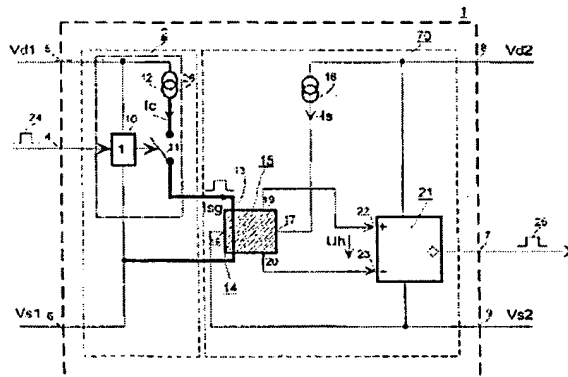
DE 42 15 956 C2

The following information has been taken from the documents submitted by the applicant.

Examination requested in accordance with § 44 of the Patent Code.

54. Integrated data transmission circuitry with electrical isolation between input and output circuit

57. Integrated data transmission circuitry with electrical isolation between input and output circuit. This circuitry contains an input circuit (2) with an input (4) for binary input signals (24), an output circuit (70) with an integrated, magneto-sensitive coupling element (15) and at least one output (7) which is driven by the coupling element and via which binary output signals (25) can be emitted. There are also conductor means (13, 14), by means of which input signals are transmitted into the geographical proximity of the coupling element in a manner that separates the voltages in the input and output circuits. An integrated Hall-effect generator is advantageously used as the coupling element,



Description

For the transmission of binary data in particular, it is frequently necessary to provide electrical isolation in the transmission path. The sequences of incoming binary data signals which are present with reference to a receiver circuitry are thereby transmitted into a sequencing circuit which is connected to a different voltage potential system. The transmission of the data between the receiving circuit and the sequencing circuit must therefore be done in an electrically isolated manner.

In similar systems of the prior art, electrically isolating transmission circuits of this type are realized in a circuit arrangement that consists of discrete components. The circuits are thereby generally based on the principle of an optical coupler, an inductive pulse transmitter or a capacitive coupler. For example, with an optical coupler, at least the transmitter diode of the electrical isolation path must be in the form of a discrete component. Furthermore, under some conditions, inductive pulse transmitters or capacitive couplers also require rather large inductive or capacitive discrete components.

The object of the invention is to indicate a data transmission circuit which can be fully integrated and therefore can be realized in the form of a single chip.

The invention teaches that this object is achieved by the data transmission circuit described in Claim 1. Additional advantageous embodiments of the invention are described in the subclaims.

The invention is explained in greater detail below with reference to the exemplary embodiments illustrated in the accompanying figures, in which

Figure 1 is a schematic diagram of the integrated data transmission circuitry claimed by the invention,

Figure 2 shows a first exemplary embodiment of the integrated data transmission circuitry taught by the invention with a controllable constant power source in the input circuit, and

Figure 3 illustrates one preferred exemplary embodiment of the integrated data transmission circuitry taught by the invention, whereby a Hall-effect generator is provided as the magneto-sensitive component.

Figure 1 is a schematic diagram of an integrated data transmission circuitry 1 as claimed by the invention. This circuitry contains an integrated input circuit 2 with at least one input 4. Binary input signals can be fed to this input 4. Figure 1 shows, by way of example, a pulse 24 of one such input signal. The data transmission circuit 1 further contains an integrated output circuit 70. This output circuit has an integrated magneto-sensitive coupling element 15. The output 7 of the output circuit 70 is driven by the magneto-sensitive coupling element 15. This output can be used to emit binary output signals, and Figure 1 shows, again by way of example, a pulse 25 of one such output signal.

The invention teaches that there are conductor means with which the input signals 24 or signals derived from them and corresponding to them in the input circuit 2 are conducted, in a manner which isolates the potentials in the input and output circuit 2 and 70 respectively from each other, to the vicinity of the integrated magneto-sensitive coupling element 15 in the output circuit 7. In the example illustrated in Figure 1, binary input signals 24 are conducted via the input 4, a conductor loop to the frame potential at the input 6 of the data transmission device 1. The invention teaches that the conductor loop has a conductor segment 13 which is located in the vicinity of the integrated magneto-sensitive coupling element 15. In the example illustrated in Figure 1, the conductor loop 13 is placed above the magneto-sensitive coupling element 15 which is underneath it. An arrangement of this type can be achieved when the circuitry taught by the invention is constructed in integrated form, e.g. using C-MOS technology, by locating an isolation layer 14, e.g. one made of silicon dioxide, between the upper side of the integrated magneto-sensitive coupling element 15 and the conductor loop 13, as a result of which the desired electrical isolation between the input circuit 2 and the output circuit 70 is achieved. If a binary data pulse 24 is fed into the input 4 of the integrated magneto-coupler taught by the invention, its current flow produces a local magnetic field, especially around the conductor segment 13. This pulse-like magnetic field is detected by the neighboring magneto-sensitive coupling element 15 in the output

circuit. As a result, an additional signal pulse is emitted which in the illustrated example is fed from the output 7 via the two connections 19, 20 on the magneto-sensitive component 15 to the conductor loop which extends to the output 9. In the example illustrated in Figure 1, the active potential of this signal pulse 25 appears at the output 7, while the output 9 of the data transmission device 1 is in turn connected to a frame potential.

The circuitry taught by the invention has the advantage that a fully integrated construction without discrete components is possible. The magneto-sensitive component makes possible the isolation of binary input signals which are referenced to the current potential in the input circuit 2 from the output signals derived from them and which are referenced to the current potential in the output circuit 7. In the example illustrated in Figure 1, for example, the connections 6 and 9 of the data transmission circuitry are connected with different ground circuits.

The integrated magneto-sensitive coupling element 15 can preferably be constructed in the form of a Hall-effect generator. A realization of this type is described in greater detail below with reference to the exemplary embodiment illustrated in Figure 3. It is also possible to construct the integrated magneto-sensitive coupling element 15 in the form of an integrated AMR anisotropic magneto-sensitive component or an integrated GMR giant magneto-sensitive component.

In an additional realization illustrated by way of example in Figure 2, the integrated input circuit 2 of the integrated data transmission circuit 1 can have a first controllable constant power source 26. In one realization, its constant current I_c can be turned on and off in a controlled manner in synchronization with binary input signals 24 at the input 4. Uni-polar pulses then occur in the conductor 13. In another realization not illustrated in the examples, the constant current can be controlled by the clock pulse of the binary input signals, or the sign of the pulse can also be reversed. In that case, bipolar pulses occur in the conductor 13. As a result, a clocked signal current I_{sg} occurs which the invention teaches is in turn conducted in an electrically isolated manner via the conductor segment 13 into the vicinity of the integrated magneto-sensitive coupling element 15 in the output circuit 7. The signal current I_{sg} in turn triggers a

corresponding, electrically isolated output signal via the magneto-sensitive coupling element 15 in the output circuit 70.

Finally, Figure 3 illustrates in detail a preferred embodiment of the integrated data transmission circuitry taught by the invention, whereby an integrated Hall-effect generator is provided as the magneto-sensitive component.

The input circuit 2 is thereby connected to a potential system which consists of a positive power supply voltage V_{d1} at the input 5 and a reference potential V_{s1} , in particular a frame potential, at the input 6. The output circuit 70 is connected to another potential system which consists of a positive power supply voltage V_{d2} at the input 8 and an isolated reference potential V_{s2} , in particular a frame potential, at the input 9.

In the example of the integrated data transmission circuitry 1 illustrated in Figure 3, the first, controllable constant power source 26 advantageously has an integrated constant power source 12 which is located in a conductor loop, the ends of which are connected to the power supply voltage V_{d1} and to the reference voltage V_{s1} . Furthermore, the conductor segment 13 located in the vicinity of the integrated magneto-sensitive coupling element 15 is an essential component of this conductor loop. This conductor segment 13 is represented by a bold line in the example illustrated in Figure 3. The element 26 advantageously also comprises an integrated digital driver 10 to which the binary input signals 24 are fed. This driver is also fed via corresponding connections by the voltages V_{d1} , V_{s1} of the first voltage system. The driver 10 times an integrated circuit element 11 which is connected in series with the integrated constant power source 12 and emits a timed signal current I_{sg} from the constant current I_c corresponding to the input signal 24, which signal current I_{sg} acts via the conductor segment 13 in an electrically isolated manner as described above on the magneto-sensitive coupling element 15.

The controllable constant current source 26 illustrated in Figure 3 has the advantage that, largely independently of current potential fluctuations of the input signals 24, in any case sufficient strong, equal-frequency signal current pulses I_{sg} to the magneto-sensitive coupling element 15 can be generated, and can be converted there without error into corresponding signal current chains in the output circuit.

In the embodiment of the integrated data transmission circuitry illustrated in Figure 3, the magneto-sensitive coupling element 15 is advantageously realized in the form of an integrated Hall-effect element. This element is supplied via the connections 17, 18 with a control current I_s which is a requirement for the emission of a Hall-effect voltage U_h at the outputs 19, 20. The control current is provided by a second constant current source 16, which is fed on one hand via the input 8 of the integrated data transmission element by the voltage V_{d2} and on the other hand via the input 9 by the voltage V_{s2} from the second potential system of the output circuit 70. If a clocked signal current I_{sg} thus occurs caused by a binary input signal 24, an electrically isolated Hall-effect voltage U_h is brought about in the integrated Hall-effect element. This can be conducted as the output signal directly to the output 7 of the data transmission circuit.

In the advantageous exemplary embodiment of the invention illustrated in Figure 3, the integrated output circuit 70 also has an integrated digital comparator 21 to which is fed the voltage U_h at the output of the integrated magneto-sensitive coupling element 15 at the comparator inputs 22 and 23. This arrangement has the advantage that via the output of the digital comparator 21, a binary output signal 25 that complies in all respects with the conventions of binary logic can be emitted at the output 7 of the data transmission circuitry.

Claims

1. Integrated data transmission circuitry (1) with
 - a) an integrated input circuit (2) with at least one input (4) to which binary input signals (24) can be fed,
 - b) an integrated output circuit (70) with
 - b1) an integrated, magneto-sensitive coupling element (15), and
 - b2) at least one output (7) which is controlled by the magneto-sensitive coupling element (15) and via which binary output signals (25) can be emitted, and with
 - c) Conductor means (13, 14), with which the input signals (24) or corresponding signals (Isg) in the input circuit (2) can be conducted in a manner which isolates the voltages (Vd1, Vs1; Vd2, Vs2) in the input and output circuits (2; 70) into the vicinity of the integrated magneto-sensitive coupling element (15) in the output circuit (70).
2. Integrated data transmission circuitry as claimed in Claim 1, whereby the integrated input circuit (2)
 - a) has a first controllable constant current source (26) which emits a clocked signal current (Isg) by the binary input signals (24), and
 - b) the clocked signal current (Isg) is conducted in an electrically insulating manner into the vicinity of the magneto-sensitive coupling element (15) in the output circuit (70).
3. Integrated data transmission circuitry as claimed in Claim 2, whereby the first controllable constant current source (26) has
 - a) an integrated constant current source (12),
 - b) an integrated, digital driver (10), to which the binary input signals (24) are fed,

c) an integrated switching element (11) which is connected in series with the integrated constant current source (12) and, clocked by the signals at the output of the digital driver (10), emits the clocked signal current (I_{sg}).

4. Integrated data transmission circuitry as claimed in one of the preceding claims, whereby the integrated output circuit (70) has an integrated digital comparator (21) to which is fed the voltage (U_h) at the output of the integrated, magneto-sensitive coupling element (15) at the comparator inputs (22, 23), and via the output (7) of which the binary output signals (25) can be emitted.

5. Integrated data transmission circuitry as claimed in one of the preceding claims, whereby the integrated magneto-sensitive coupling element (15) is constructed in the form of an integrated Hall-effect generator.

6. Integrated data transmission circuitry as claimed in one of the Claims 1 to 4, whereby the integrated magneto-sensitive coupling element (15) is constructed in the form of an integrated anisotropic magnetic resistance (AMR) component.

7. Integrated data transmission circuitry as claimed in one of the Claims 1 to 4, whereby the integrated magneto-sensitive coupling element (15) is constructed in the form of a giant magneto-sensitive (GMR) component.

8. Integrated data transmission circuitry as claimed in one of the preceding claims, whereby the data transmission circuitry is integrated using C-MOS technology.

3 pages of drawings



18 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Offenlegungsschrift
10 DE 197 18 420 A 1

21 Aktenzeichen: 197 18 420.0
22 Anmeldetag: 30. 4. 97
43 Offenlegungstag: 12. 11. 98

51 Int. Cl.⁶:
G 08 C 17/04
H 01 L 27/092
H 04 L 25/06
H 04 L 25/20
// H 03K 19/18

DE 197 18 420 A 1

71 Anmelder:
Siemens AG, 80333 München, DE

72 Erfinder:
Munz, Dieter, Dipl.-Ing. (FH), 91315 Höchstadt, DE

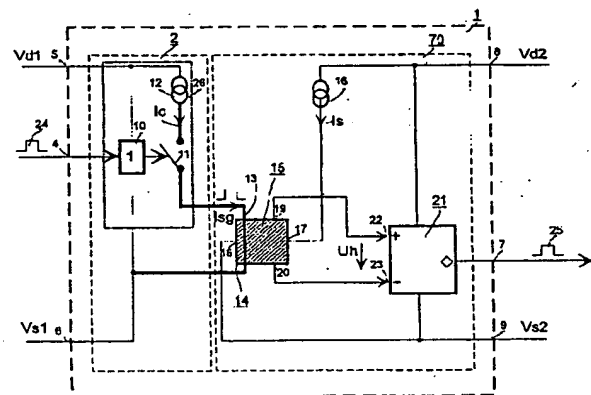
56 Entgegenhaltungen:
DE 42 15 956 C2

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Integrierte Datenübertragungsschaltung mit Potentialtrennung zwischen Ein- und Ausgangsschaltkreis

57 Integrierte Datenübertragungsschaltung mit Potentialtrennung zwischen Ein- und Ausgangsschaltkreis. Diese enthält einen Eingangsschaltkreis (2) mit einem Eingang (4) für binäre Eingangssignale (24), einen Ausgangsschaltkreis (70) mit einem integrierten, magnetosensitiven Koppelement (15) und mindestens einem Ausgang (7), der vom Koppelement angesteuert wird und über den binäre Ausgangssignale (25) abgebar sind. Ferner sind Leitungsmittel (13, 14) vorhanden, womit in einer die Spannungspotentiale im Ein- und Ausgangsschaltkreis trennenden Weise Eingangssignale in die räumliche Nähe des Koppelementes geleitet werden. Vorteilhaft dient als Koppelement ein integrierter Hallgenerator.



DE 197 18 420 A 1

Bei der Übertragung von insbesondere binären Daten ist es häufig notwendig, in der Übertragungsstrecke Potentialtrennungen vorzusehen. Dabei werden die Folgen ankommender binärer Datensignale, welche bezogen auf das Spannungspotentialsystem einer Empfangsschaltung vorliegen, in eine Folgeschaltung übertragen, welche auf ein anderes Spannungspotentialsystem bezogen ist. Die Übertragung der Daten zwischen der Empfangs- und Folgeschaltung muß somit potentialgetrennt erfolgen.

Bislang werden derartige, potentialtrennende Übertragungsschaltungen in einem, aus diskreten Bauelementen bestehenden Schaltungsaufbau realisiert. Die Schaltungen beruhen dabei in der Regel auf dem Prinzip eines Optokopplers, eines induktiven Impulsübertragers oder eines kapazitiven Kopplers. So muß z. B. bei einem Optokoppler zumindest die Sendediode der Potentialtrennungsstrecke als diskretes Bauelement vorhanden sein. Ferner erfordern induktive Impulsübertrager oder kapazitive Koppler ebenfalls u. U. größere induktive oder kapazitive diskrete Bauteile.

Der Erfindung liegt die Aufgabe zugrunde, eine Datenübertragungsschaltung anzugeben, welche vollständig integrierbar und somit in Form eines einzigen Chips realisierbar ist.

Die Aufgabe wird gelöst mit der im Anspruch 1 angegebenen Datenübertragungsschaltung. Weitere, vorteilhafte Ausführungsformen der Erfindung sind in den Unteransprüchen angegeben.

Die Erfindung wird an Hand von in den nachfolgend kurz angeführten Figuren dargestellten Ausführungsbeispielen näher erläutert. Dabei zeigt

Fig. 1 das Prinzipschaltbild der erfindungsgemäßen, integrierten Datenübertragungsschaltung,

Fig. 2 eine erste Ausführungsform der erfindungsgemäßen, integrierten Datenübertragungsschaltung mit einer steuerbaren Konstantstromquelle im Eingangsschaltkreis, und

Fig. 3 eine bevorzugte Ausführungsform der erfindungsgemäßen, integrierten Datenübertragungsschaltung, wobei als magnetosensitives Bauelement ein integrierter Hallgenerator vorgesehen ist.

Fig. 1 zeigt das Prinzipschaltbild einer gemäß der Erfindung aufgebauten integrierten Datenübertragungsschaltung 1. Diese enthält einen integrierten Eingangsschaltkreis 2 mit mindestens einem Eingang 4. Diesem sind binäre Eingangssignale zuführbar. Fig. 1 zeigt beispielhaft einen Puls 24 eines derartigen Eingangssignales. Die Datenübertragungsschaltung 1 enthält ferner einen integrierten Ausgangsschaltkreis 70. Dieser weist ein integriertes, magnetosensitives Koppellement 15 auf. Der Ausgang 7 des Ausgangsschaltkreises 70 wird vom magnetosensitiven Koppellement 15 angesteuert. Hierüber sind binäre Ausgangssignale abgebar, wobei in Fig. 1 wiederum beispielhaft ein Puls 25 eines derartigen Ausgangssignales gezeigt ist.

Erfindungsgemäß sind Leitungsmittel vorhanden, womit in einer, die Spannungspotentiale im Ein- und Ausgangsschaltkreis 2 bzw. 70 trennenden Weise die Eingangssignale 24 oder davon abgeleitete, diesen entsprechende Signale, im Eingangsschaltkreis 2 in die räumliche Nähe des integrierten magnetosensitiven Koppellementes 15 im Ausgangsschaltkreis 70 geleitet werden. Im Beispiel der Fig. 1 werden binäre Eingangssignale 24 über den Eingang 4, eine Leiterschleife bis zum Massepotential am Eingang 6 der Datenübertragungsvorrichtung 1 geleitet. Erfindungsgemäß weist die Leiterschleife ein Leitungssegment 13 auf, welches sich in der räumlichen Nähe des integrierten magnetosensitiven Koppellementes 15 befindet. Bei dem in Fig. 1 dargestell-

ten Beispiel ist die Leiterschleife 13 über das darunter befindliche magnetosensitive Koppellement 15 gelegt. Eine derartige Anordnung kann beim Aufbau der erfindungsgemäßen Schaltung in integrierter Form z. B. in sogenannter C-MOS Technik dadurch erreicht werden, daß zwischen der Oberseite des integrierten magnetosensitiven Koppellementes 15 und der Leiterschleife 13 eine Isolierschicht 14 z. B. aus Siliziumdioxid angeordnet ist, wodurch die gewünschte Potentialtrennung zwischen Ein- und Ausgangsschaltkreis 2 und 70 bewirkt wird. Wird ein binärer Datenimpuls 24 in den Eingang 4 des erfindungsgemäßen integrierten Magnetokopplers eingespeist, so bewirkt dessen Stromfluß ein lokales Magnetfeld insbesondere um das Leitungssegment 13. Dieses pulsartige Magnetfeld wird von dem benachbarten magnetosensitiven Koppellement 15 im Ausgangsschaltkreis 70 erfaßt. Hierdurch wird ein weiterer Signalimpuls ausgelöst, welcher in die beispielhaft vom Ausgang 7 über die beiden Anschlüsse 19, 20 am magnetosensitiven Bauelement 15 bis zum Ausgang 9 reichenden Leiterschleife eingespeist wird. Im Beispiel der Fig. 1 erscheint das aktive Potential dieses Signalimpulses 25 am Ausgang 7, während der Ausgang 9 der Datenübertragungsvorrichtung 1 wiederum an einem Massepotential angeschlossen ist.

Die erfindungsgemäße Schaltung hat den Vorteil, daß ein vollständig integrierter Aufbau ohne diskrete Bauelemente möglich ist. Das magnetosensitive Bauelement ermöglicht die Entkopplung von binären Eingangssignalen, welche auf das aktuelle Spannungspotential im Eingangsschaltkreis 2 bezogen sind von den davon abgeleiteten Ausgangssignalen, welche auf das aktuelle Spannungspotential im Ausgangsschaltkreis 70 bezogen sind. So können im Beispiel der Fig. 1 die Anschlüsse 6 und 9 der Datenübertragungsschaltung mit unterschiedlichen Massekreisen verbunden sein.

Bevorzugt kann das integrierte magnetosensitive Koppellement 15 in Form eines integrierten Hallgenerators aufgebaut sein. Eine derartige Ausführung wird nachfolgend am Beispiel der Fig. 3 noch näher beschrieben werden. Ferner ist es auch möglich, daß das integrierte magnetosensitive Koppellement 15 in Form eines sogenannten integrierten anisotropen, magnetosensitiven Bauelements "AMR" oder eines sogenannten integrierten giant, magnetosensitiven Bauelements "GMR" aufgebaut ist.

Gemäß einer weiteren, im Beispiel der Fig. 2 dargestellten Ausführung kann der integrierte Eingangsschaltkreis 2 der integrierten Datenübertragungsschaltung 1 eine erste, steuerbare Konstantstromquelle 26 aufweisen. Deren Konstantstrom I_c kann bei einer Ausführung im Takt von binären Eingangssignalen 24 am Eingang 4 gesteuert zu- und abgeschaltet werden. In der Leitung 13 treten dann unipolare Pulse auf. Bei einer anderen, in den Beispielen nicht dargestellten Ausführung kann der Konstantstrom durch den Takt der binären Eingangssignale gesteuert auch im Vorzeichen umgeschaltet werden. In der Leitung 13 treten dann bipolare Pulse auf. Hierdurch entsteht ein getakteter Signalstrom I_{sg} , welcher erfindungsgemäß in einer potentialtrennenden Weise wiederum über das Leitungssegment 13 in die räumliche Nähe des integrierten magnetosensitiven Koppellementes 15 im Ausgangsschaltkreis 70 geleitet wird. Der Signalstrom I_{sg} löst wiederum ein entsprechendes, potentialgetrenntes Ausgangssignal über das magnetosensitive Koppellement 15 im Ausgangsschaltkreis 70 aus.

In Fig. 3 ist schließlich eine bevorzugte Ausführungsform der erfindungsgemäßen, integrierten Datenübertragungsschaltung im Detail dargestellt, wobei als magnetosensitives Bauelement ein integrierter Hallgenerator vorgesehen ist.

Der Eingangsschaltkreis 2 ist dabei auf ein Spannungspotentialsystem bezogen, welches aus einer positiven Versor-

gungsspannung V_{d1} am Eingang 5 und einem Bezugspotential V_{s1} , insbesondere einem Massepotential, am Eingang 6 besteht. Der Ausgangsschaltkreis 70 ist auf ein anderes Spannungspotentialssystem bezogen, welches aus einer positiven Versorgungsspannung V_{d2} am Eingang 8 und einem getrennten Bezugspotential V_{s2} , insbesondere einem Massepotential, am Eingang 9 besteht.

Bei dem in Fig. 3 dargestellten Beispiel der integrierten Datenübertragungsschaltung 1 weist die erste, steuerbare Konstantstromquelle 26 vorteilhaft eine integrierte Konstantstromquelle 12 auf, welche in einer Leiterschleife angeordnet ist, deren Enden an dem Versorgungsspannungspotential V_{d1} und dem Bezugsspannungspotential V_{s1} angeschlossen sind. Ferner ist das in räumlicher Nähe zum integrierten magnetosensitiven Koppellement 15 befindliche Leitungsssegment 13 ein wesentlicher Bestandteil dieser Leiterschleife. Es ist im Beispiel der Fig. 3 in einer verstärkten Linie dargestellt. Das Element 26 umfaßt vorteilhaft zusätzlich einen integrierten, digitalen Treiber 10, dem die binären Eingangssignale 24 zugeführt werden. Dieser wird über entsprechende Anschlüsse ebenfalls von den Potentialen V_{d1} , V_{s1} des ersten Potentialsystems gespeist. Der Treiber 10 taktet ein integriertes Schaltelement 11, welches in Reihe zur integrierten Konstantstromquelle 12 geschaltet ist und aus dem Konstantstrom I_c einen zum Eingangssignal 24 entsprechenden, getakteten Signalstrom I_{sg} abgibt, welcher über das Leitungsssegment 13 in der bereits beschriebenen Weise potentialgetrennt auf das magnetosensitive Koppellement 15 einwirkt.

Die in Fig. 3 dargestellte, steuerbare Konstantstromquelle 26 hat den Vorteil, daß damit weitgehend unabhängig vom aktuellen, möglicherweise schwankenden Hub der Eingangssignale 24 in jedem Fall ausreichend große, frequenzgleiche Signalstimpulse I_{sg} an der Potentialtrennstelle zum magnetosensitiven Koppellement 15 erzeugt werden können, und somit dort fehlerfrei in entsprechende Signalströme im Ausgangsschaltkreis umgesetzt werden können.

Bei der in Fig. 3 dargestellten Ausführung der integrierten Datenübertragungsschaltung ist das magnetosensitive Koppellement 15 vorteilhaft in Form eines integrierten Hallelements ausgeführt. Dieses wird über die Anschlüsse 17, 18 mit einem Steuerstrom I_s versorgt, welcher Voraussetzung für die Abgabe einer Hallspannung U_h an den Ausgängen 19, 20 ist. Der Steuerstrom wird von einer zweiten Konstantstromquelle 16 bereitgestellt, welche einerseits über den Eingang 8 des integrierten Datenübertragungselementes von der Spannung V_{d2} und andererseits über den Eingang 9 von der Spannung V_{s2} des zweiten Potentialsystems des Ausgangsschaltkreises 70 gespeist wird. Tritt somit ein von einem binären Eingangssignal 24 hervorgerufen, getakteter Signalstrom I_{sg} auf, so wird im integrierten Hallelement eine potentialgetrennte Hallspannung U_h hervorgerufen. Diese kann als Ausgangssignal direkt an den Ausgang 7 der Datenübertragungsschaltung weitergegeben werden.

Bei der in der Fig. 3 dargestellten, vorteilhaften Ausführungsform der Erfindung weist der integrierte Ausgangsschaltkreis 70 weiterhin einen integrierten Digitalkomparator 21 auf, dem die Spannung U_h am Ausgang des integrierten, magnetosensitiven Koppellementes 15 an den Komparatoreingängen 22 und 23 zugeführt wird. Dies hat den Vorteil, daß über den Ausgang des Digitalkomparators 21 ein zu den Konventionen binärer Logik vollständig konformes binäres Ausgangssignal 25 am Ausgang 7 der Datenübertragungsschaltung abgebar ist.

Patentansprüche

1. Integrierte Datenübertragungsschaltung (1), mit
 - a) einem integrierten Eingangsschaltkreis (2) mit mindestens einem Eingang (4), dem binäre Eingangssignale (24) zuführbar sind,
 - b) einem integrierten Ausgangsschaltkreis (70), mit
 - h1) einem integrierten, magnetosensitiven Koppellement (15), und
 - b2) mindestens einem Ausgang (7), der vom magnetosensitiven Koppellement (15) angesteuert wird und über den binäre Ausgangssignale (25) abgebar sind, und mit
 - c) Leitungsmitteln (13, 14), womit in einer die Spannungspotentiale (V_{d1} , V_{s1} ; V_{d2} , V_{s2}) im Ein- und Ausgangsschaltkreis (2; 70) trennenden Weise die Eingangssignale (24) oder entsprechende Signale (I_{sg}) im Eingangsschaltkreis (2) in die räumliche Nähe des integrierten magnetosensitiven Koppellementes (15) im Ausgangsschaltkreis (70) geleitet werden.
2. Integrierte Datenübertragungsschaltung nach Anspruch 1, wobei der integrierte Eingangsschaltkreis (2)
 - a) eine erste, steuerbare Konstantstromquelle (26) aufweist, welche einen durch die binären Eingangssignale (24) getakteten Signalstrom (I_{sg}) abgibt, und
 - b) der getaktete Signalstrom (I_{sg}) in einer potentialtrennenden Weise die räumliche Nähe des integrierten magnetosensitiven Koppellementes (15) im Ausgangsschaltkreis (70) geleitet wird.
3. Integrierte Datenübertragungsschaltung nach Anspruch 2, wobei die erste, steuerbare Konstantstromquelle (26) aufweist
 - a) eine integrierte Konstantstromquelle (12),
 - b) einen integrierten, digitalen Treiber (10), dem die binären Eingangssignale (24) zugeführt werden,
 - c) ein integriertes Schaltelement (11), welches in Reihe zur integrierten Konstantstromquelle (12) geschaltet ist und von den Signalen am Ausgang des digitalen Treibers (10) getaktet den getakteten Signalstrom (I_{sg}) abgibt.
4. Integrierte Datenübertragungsschaltung nach einem der vorangegangenen Ansprüche, wobei der integrierte Ausgangsschaltkreis (70) einen integrierten Digitalkomparator (21) aufweist, dem die Spannung (U_h) am Ausgang des integrierten, magnetosensitiven Koppellementes (15) an den Komparatoreingängen (22, 23) zugeführt wird, und über dessen Ausgang (7) die binären Ausgangssignale (25) abgebar sind.
5. Integrierte Datenübertragungsschaltung nach einem der vorangegangenen Ansprüche, wobei das integrierte magnetosensitive Koppellement (15) in Form eines integrierten Hallgenerators aufgebaut ist.
6. Integrierte Datenübertragungsschaltung nach einem der Ansprüche 1 bis 4, wobei das integrierte magnetosensitive Koppellement (15) in Form eines integrierten anisotropen, magnetoresistiven Bauelements (AMR) aufgebaut ist.
7. Integrierte Datenübertragungsschaltung nach einem der Ansprüche 1 bis 4, wobei das integrierte magnetosensitive Koppellement (15) in Form eines integrierten giant, magnetosensitiven Bauelements (GMR) aufgebaut ist.
8. Integrierte Datenübertragungsschaltung nach einem der vorangegangenen Ansprüche, wobei die Daten-

übertragungsschaltung in C-MOS Technik integriert
ist.

Hierzu 3 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

- Leerseite -

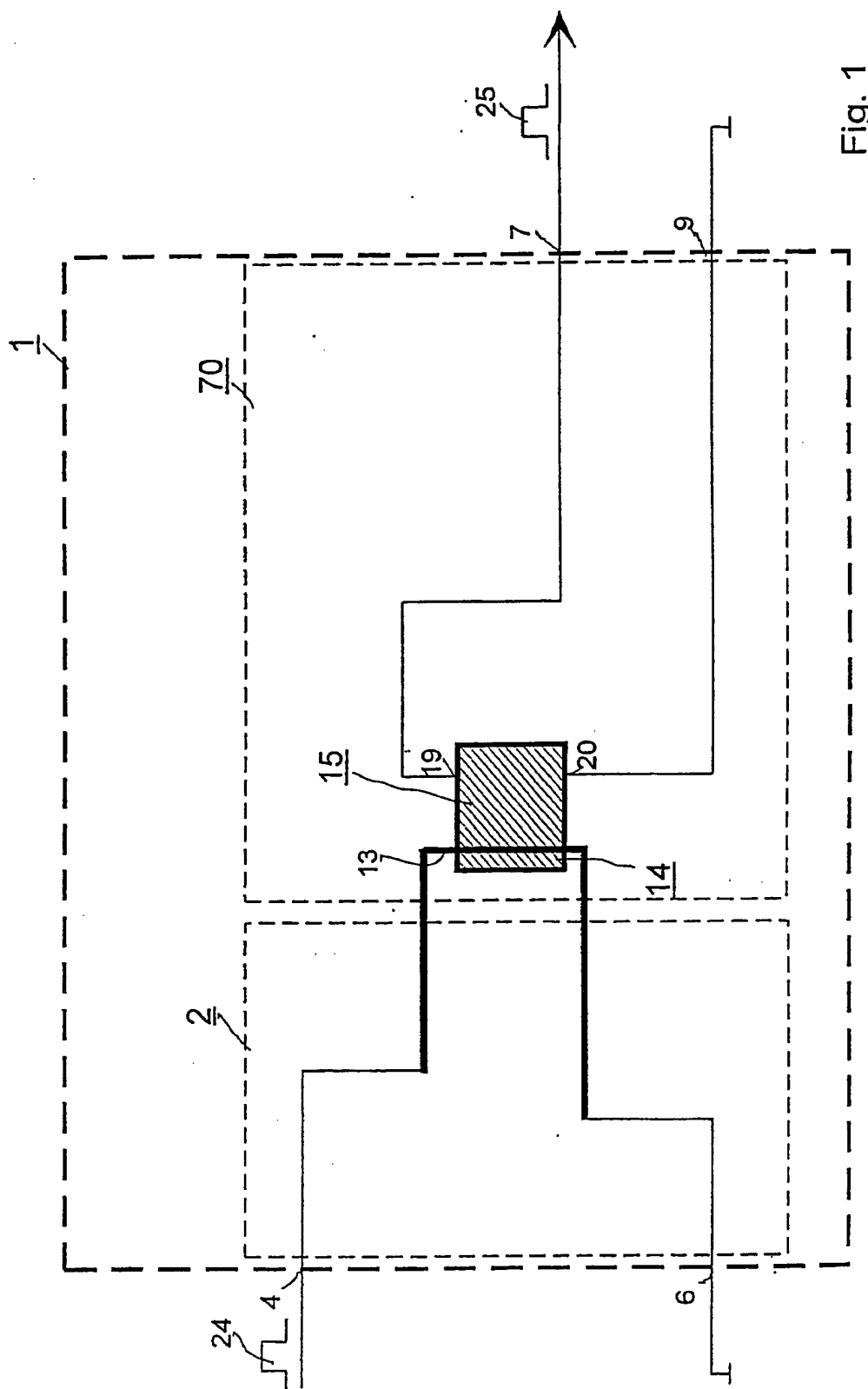


Fig. 1

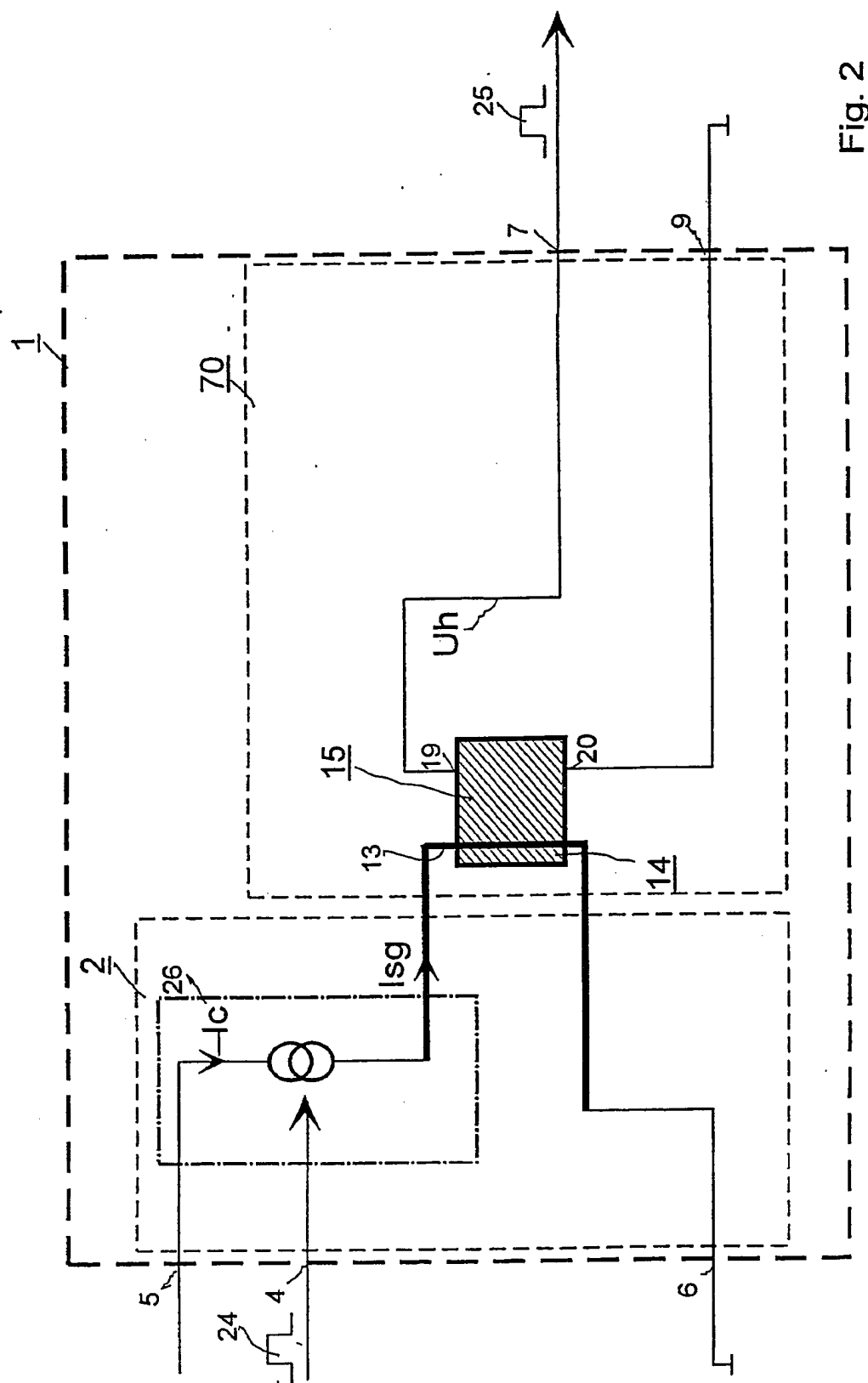


Fig. 2

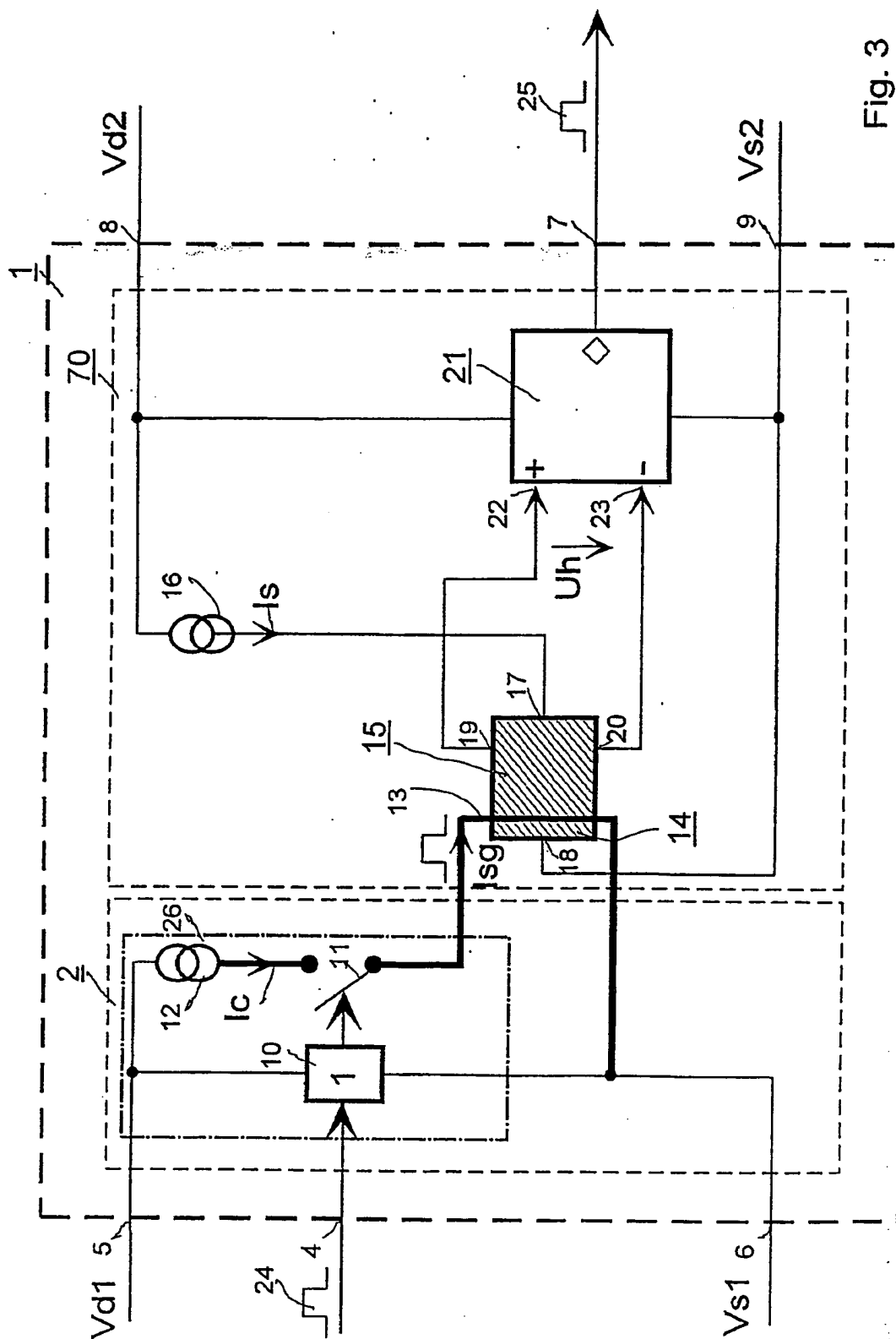


Fig. 3